

JP62055694

Publication Title:

DISPLAY UNIT

Abstract:

Abstract not available for JP62055694 Data supplied from the esp@cenet database - Worldwide

Courtesy of <http://v3.espacenet.com>

⑫ 公開特許公報(A)

昭62-55694

⑤ Int.Cl.⁴G 09 G 3/20
G 02 F 1/133

識別記号

1.2.9

庁内整理番号

D-7436-5C
B-7348-2H

⑬ 公開 昭和62年(1987)3月11日

審査請求 未請求 発明の数 1 (全6頁)

⑭ 発明の名称 表示装置

⑯ 特 願 昭60-195181

⑰ 出 願 昭60(1985)9月4日

⑱ 発 明 者	武 田	悦 矢	門真市大字門真1006番地	松下電器産業株式会社内
⑱ 発 明 者	川 口	隆 夫	門真市大字門真1006番地	松下電器産業株式会社内
⑱ 発 明 者	永 田	清 一	門真市大字門真1006番地	松下電器産業株式会社内
⑲ 出 願 人	松下電器産業株式会社 門真市大字門真1006番地			
⑲ 代 理 人	弁理士 森本 義弘			

明 細 書

1. 発明の名称

表示装置

2. 特許請求の範囲

1. 表示信号を伝達する第1の電極母線群と、走査信号を伝達する第2の電極母線群と、これら第1の電極母線群と第2の電極母線群との各交点に対応して配設された表示単位と、これら各表示単位に配置されかつ前記走査信号により駆動されて前記表示信号を取り込むスイッチと、これらスイッチの導通期間内に前記第1の電極母線群に先ず一定の予備信号を与えた後に表示信号を与える信号供給手段とを備えた表示装置。

2. 予備信号は表示信号の平均値よりも大きい特許請求の範囲第1項記載の表示装置。

3. 第1の電極母線群は、各々一端に開閉スイッチが接続され、かつ複数本が1組となって前記開閉スイッチを介して各組毎に1本の信号供給線に接続されており、予備信号は各組

の全部の第1の電極母線に同時に供給し、表示信号は各組毎に各第1の電極母線に順次供給する構成とした特許請求の範囲第1項または第2項記載の表示装置。

4. スイッチは絶縁ゲート電界効果トランジスタである特許請求の範囲第1項記載の表示装置。

5. 開閉スイッチは絶縁ゲート電界効果トランジスタである特許請求の範囲第3項記載の表示装置。

3. 発明の詳細な説明

産業上の利用分野

本発明は、表示装置、特にマトリックス型の表示装置に関するものである。

従来の技術

列電極母線と行電極母線との交点に表示単位を設けたアクティブマトリックス型表示装置は、平板化が可能であることから研究が盛んである。第4図はアクティブマトリックスの原理図である。

第4図のように、表示信号を伝達する電極母線

(以下「X選択線」と称す) 1と走査信号を伝達する電極母線(以下「Y選択線」と称す) 2との交叉するところに表示単位3を形成する。水平ドライバー回路4と垂直ドライバー回路5とを用いて、m番目のY選択線2とn番目のX選択線1とによって図中斜線で示すm・n番地(m行n列を示す)の特定の表示単位3aのアドレスが指定される。

第5図は表示単位3の回路図で、6は例えば絶縁ゲート型電界効果トランジスタ(以下「MOSFET」と称す)からなるスイッチング素子、7は液晶、8は補助容量である。Y選択線2からスイッチング素子6をオン状態にする走査信号が入ると、X選択線1に伝達された表示信号が液晶7に供給される。スイッチング素子6を、応答の遅い薄膜トランジスタで形成する場合には、第6図に示すタイミングで1行分の表示信号をメモリに一時蓄積し、1行分の走査信号内に同時に一行分の表示信号を伝える方式が用いられている。これは線順次方式といわれる。

発明が解決しようとする問題点

ョンの受像機の光の透過率が低下する。また、Wが大きくなると、ゲート・ドレーンのオーバーラップ分による寄生容量9が大きくなる。この寄生容量9が大きくなると、ゲート電圧の変化分 ΔV_g に比例して液晶電圧に変化を与える。いわゆるつきめけ効果が大きくなる。このつきめけ電圧は、

$$\Delta V_g \times \frac{C_{gd}}{C_{lc} + C_{add} + C_{gd}}$$

であらわされる。ここで、 ΔV_g はゲート電圧の変化分、 C_{gd} はゲート・ドレーン寄生容量、 C_{add} は補助容量、 C_{lc} は液晶容量である。以上の2つのことから、Wを大きくすることには限界があり、移動度の小さいTFETの場合、その使用できる範囲が限定されているという問題があった。

さらに具体的に説明する。第4図のような全体構成で、第5図に示す表示単位3をもつ液晶表示板を、コーニング7059ガラス基板上に形成した。スイッチング素子6は、1000Åのa-Si(アモルファスシリコン)からなる半導体と4000ÅのSiNからなる絶縁物とにより連続して形成したTFET

線順次方式で表示単位3に表示信号を伝える方式の場合でも、テレビジョン信号を表示する場合、1行分の時間1Hは60 μ secであり、この時間内に表示信号を液晶7に与えなければならない。液晶電圧の立上り及び立下りを第7図に示す。初めの1H(60 μ sec)で表示信号12Vを、次の1H(60 μ sec)で表示信号0Vを与え、この2Hの間、走査信号18Vを与える。それに対応して液晶7の電圧の応答は第7図(c)のようになる。この図でのパラメータはチャネル幅Wとチャネル長Lとの比W/Lであり、W/Lがおおきくなるにつれて立上り及び立下り時間が短くなっているのがわかる。したがって、同一のキャリアの移動度 μ をもつ薄膜トランジスタ(以下「TFET」と称す)を用いた場合、W/Lの大きな構造にすれば良いことがわかる。しかし、Lはパターン精度の最小線幅で決定されるから、Wを大きくすることになる。ところが、Wが大きくなると、TFETの面積が大きくなり、表示単位面積のうちのTFETの占領する割合が大きくなって、透過型液晶テレビジ

である。液晶7の容量は0.23pFであり、補助容量8は1.47Fである。スイッチング素子6を構成するTFETは、電子移動度が0.5 $\text{cm}^2/\text{V} \cdot \text{sec}$ であり、チャネル幅Wが80 μm 、チャネル長Lが8 μm である。この液晶表示板に表示信号電圧12V又は0Vを伝達するため、従来は第8図(A)(B)に示すようなゲート電圧及び信号電圧を60 μ secで与えている。このようにするとゲート電圧オフによるつきめけ効果の直前の液晶電圧は、第8図(c)に示すように11.76Vであり、所望の信号電圧12Vに到達していない。信号電圧0Vの場合は、液晶電圧0Vに到達している。

問題点を解決するための手段

上記問題点を解決するため、本発明の表示装置は、表示信号を伝達する第1の電極母線群と、走査信号を伝達する第2の電極母線群と、これら第1の電極母線と第2の電極母線との各交点に対応して配設された表示単位と、これら各表示単位に配設されかつ前記走査信号により駆動されて前記表示信号を取り込むスイッチと、これらスイッチ

の導通期間内に前記第1の電極母線に先ず一定の予備信号を与えた後に表示信号を与える信号供給手段とを備えた構成としたものである。

作用

スイッチをMOS・FETで構成すると、立下りは立上りに比べて速い応答を示す。立上りと立下りとの時間が同一となる初期値は表示信号電圧の平均値よりも高いところにある。このようにスイッチング素子は立上りの特性と立下りの特性とが一致しない。したがってあらかじめ立上りと立下りとの時間が一致するような値に予備信号を与え、残りの期間で所定の表示信号値に速く到達するようにすることにより、ある一定期間の全部にわたって表示信号を与える場合よりも速く所定表示信号値に到達する。

実施例

以下、本発明の一実施例を第1図～第4図に基づいて説明する。

先ず本発明の原理について第1図を用いて説明する。第1図(B)に示すように、60 μ secのうち、

リコンを主材料とするTFTで構成した。ただし、この表示板11は、表示素子のTFT12に加えて、信号側母線13の端部には開閉スイッチTFT14が同時に作り込まれている。

水平ドライバーを構成する信号サンプリング回路15へのビデオ入力は、サンプリングされ、1H分の絵素に対応するn個のメモリー16に入る。1HをN(=3)分割した送出タイミングパルスP、Q、Rと送出制御ゲートラインTa、Tb、Tcとは送出タイミング切替器17により任意に組み合わせ可能となっている。重複度N(=3)毎にまとめられた画像信号の各々は、1HをN(=3)分割した時間毎にタイムシリアルに出力アンプ18から送出される。

一方、TFT12のアレー側では、信号側母線13の各々の一端には開閉スイッチTFT14が接続されている。これらは受容タイミング切替器19への入力信号P、Q及び常時レベル1にあるS信号に接続された制御ラインGa、Gb、Gcにより開閉制御される。なお送出・受容タイミング切り替

えあらかじめ信号電圧とは関係なく一定の予備信号(a)を一定時間(ここでは14V、30 μ sec)与え、次に残りの時間(ここでは30 μ sec)で所望の表示信号電圧(b)あるいは(c)(ここでは12V又は0V)を与える。これにより、第1図(c)のように、TFTの大きさを変えことなく、所望の信号電圧を液晶電圧として与えることができる。また第1図(c)からわかるように、予備信号14V、30 μ secを与えておくと、表示信号は22 μ secで充分であり、合計52 μ secで液晶電圧が正しい表示信号電圧に到達している。したがって、同一特性のTFTでも、あらかじめ予備信号(a)を与えることにより、より速く所望の表示信号を伝達し得る。また以上のことから、同一時間で表示信号を伝達可能にするには、TFTのWをもう少し小さくすることが可能であり、つきぬけ効果を小さくすることができる。

第2図は本発明の一実施例における表示装置の回路図で、TFT駆動液晶表示板11は、通常のプラズマCVD法により非晶質シリコン及び窒化シ

に於いて、Ta-Ga、Tb-Gb、Tc-Gcは同期してP、Q、R、Sに接続される。20は液晶、21は垂直ドライバー回路、22は走査側母線、23は補助容量である。

具体的な表示信号VSI G、TFT14に印加されるゲート信号VGH1、VGH2、VG3、及びTFT12に印加されるゲート信号VGLを第3図に示す。このようなタイミングチャートで電圧印加する。また、液晶20の容量は0.04pF、補助容量23は0.31pFで、TFT14のW/L=24 μ m/8 μ mとしたとき、TFT14のチャネル長8 μ mに固定したまま、チャネル幅を変化させたときの60 μ sec後の液晶20の電圧を下記表に示す。60 μ sec後はつきぬけ効果による電圧低下も含めた値である。これによると、従来の方法では最適のチャネル幅がある。この場合はW=800 μ m前後であることがわかる。従来は第9図のようなタイミングで電圧印加しており、これに対して、第3図に示すタイミングチャートのように、60 μ secのうち初めの12 μ secで1行分の全TFT14に予備信号

を与え、残りで15 μ secづつ表示信号を与えた場合、60 μ sec後の液晶電圧は、下記表のように、予備信号の電圧により変化している。予備信号を12V以上与えると、下記表中のすべてのチャンネル長にわたって到達する液晶電圧が上昇しているのがある。なお、予備信号(a)は信号サンプリング回路15から出力され、このとき、受容タイミング切替器19により全部の開閉スイッチTFT14がオンされる。

(表)		TFT(14)のチャンネル幅			
		3000 μ sec	1600 μ sec	800 μ sec	600 μ sec
予備信号 電圧	表示信号 電圧				
	12V (20 μ sec)	8.60V	9.93V	10.47V	10.36V
	6V (12 μ sec)	8.59V	10.02V	10.38V	10.26V
	9V (12 μ sec)	8.60V	9.91V	10.51V	10.45V
	12V (12 μ sec)	8.62V	10.01V	10.80V	10.87V
	14V (12 μ sec)	8.63V	10.08V	10.95V	11.04V

なお上記実施例では、液晶表示板11をa-Si TFTで駆動する例を示したが、本発明、一般にE

しその他のマトリックス型で駆動される表示板に適用できるのは勿論である。また本発明の予備信号の印加電圧及び時間は、表示信号を速く到達できるように決定すべきである。

発明の効果

以上述べたごとく本発明によれば、予備信号を与えるようにしたので、同一の材料および構成のスイッチング素子をスイッチとして用いても、より速く表示信号を伝達することが可能となる。特にスイッチとして絶縁ゲート電界効果トランジスタを用いた場合、その大きさが小さくても同一時間中に表示単位に表示信号を与えることが可能となり、寄生容量によるつきぬけ効果の影響も減少する。また、液晶表示デバイス等の透過型表示デバイスにおいては、スイッチを構成するスイッチング素子の面積を小さくできることから、光の透過率を向上させることができる。

4. 図面の簡単な説明

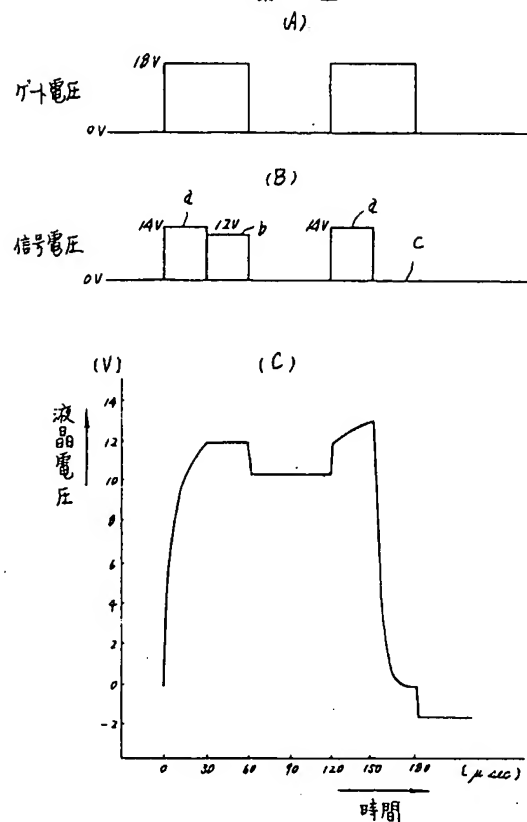
第1図は本発明の表示装置の原理説明図、第2図は本発明の一実施例における表示装置の回路図、

第3図は第2図に示す回路のタイミングチャート、第4図は一般的なマトリックス型表示装置の構成図、第5図は同マトリックス型表示装置の表示単位の回路図、第6図は従来の線順次方式の表示装置の信号のタイミングチャート、第7図は同表示装置の各部信号波形図、第8図は同表示装置の原理説明図、第9図は同表示装置のタイミングチャートである。

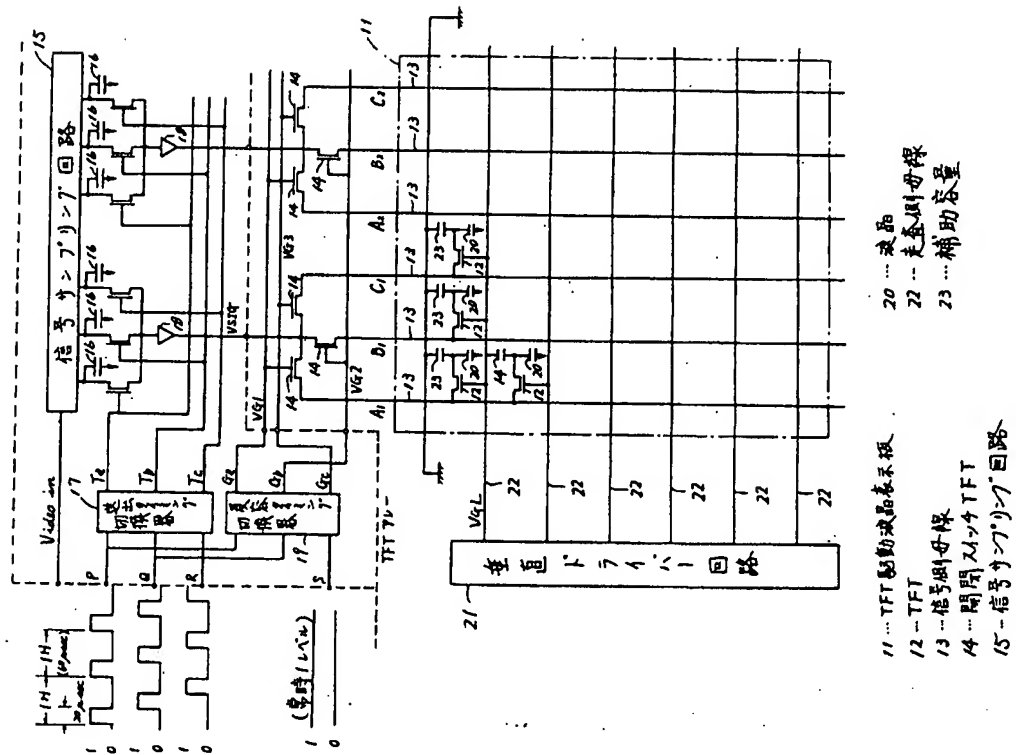
11…TFT駆動液晶表示板、12…TFT、13…信号側母線、14…開閉スイッチTFT、15…信号サンプリング回路、20…液晶、22…走査側母線、23…補助容量

代理人 森 本 義 弘

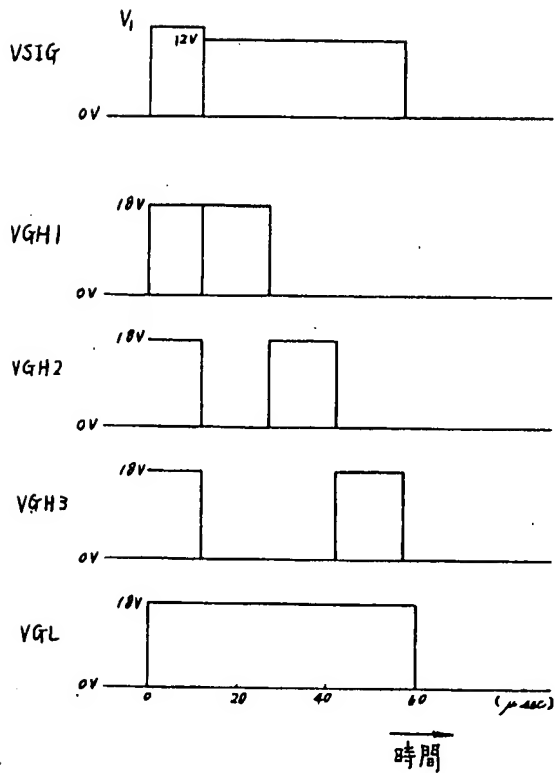
第1図



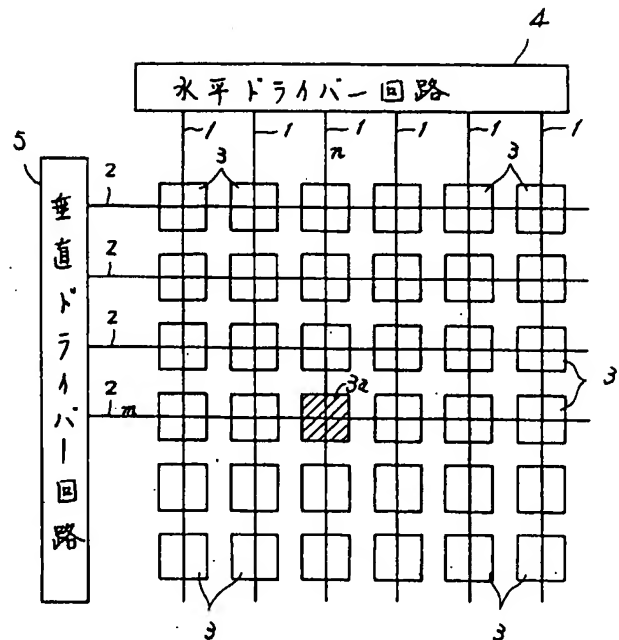
第2図



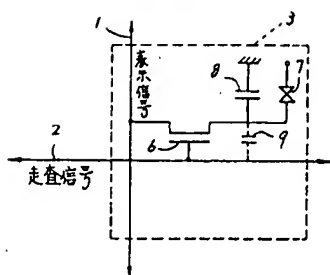
第3図



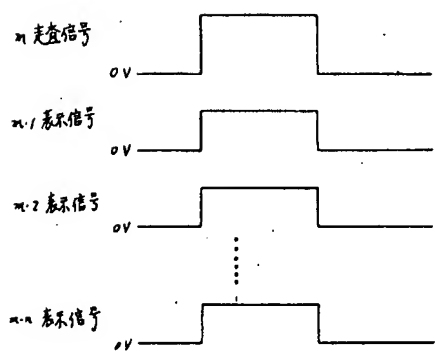
第4図



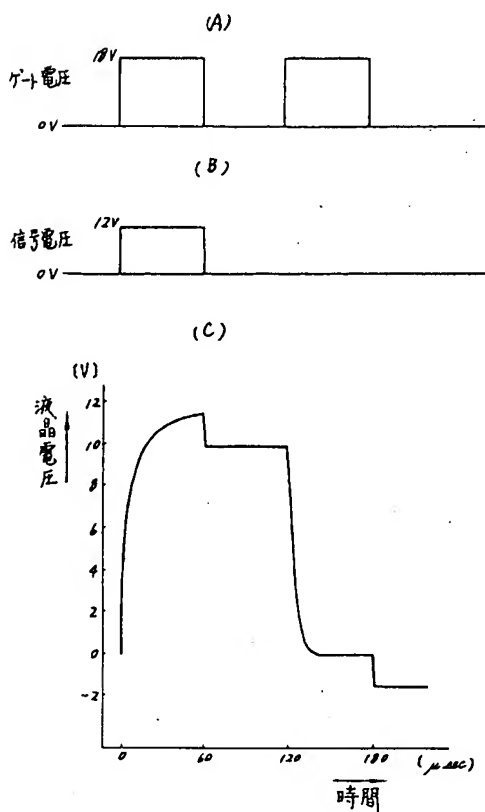
第5図



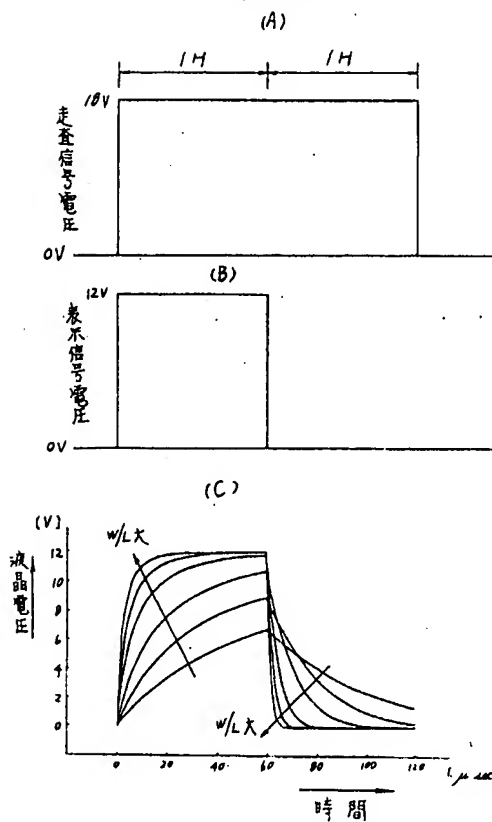
第6図



第8図



第7図



第9図

